

## Ingénieur en Conception Electronique F/H

### L'ENTREPRISE

**BERTIN ALPAO**, filiale du groupe **BERTIN TECHNOLOGIES**, est une entreprise de haute technologie reconnue pour son innovation et **son expertise en optique adaptative (OA)**.

**Leader mondial** dans ce domaine, nous concevons et produisons une large gamme de miroirs déformables (DM), de capteurs de front d'onde (WFS) et de systèmes sur-mesure, spécialement conçus pour des applications exigeantes telles que **le spatial, l'astronomie**, les communications optiques et quantiques, l'ophtalmologie, la microscopie, **la microélectronique**, ou encore les applications laser. Grâce à notre technologie unique, nous permettons à nos utilisateurs de corriger les aberrations optiques en temps réel et ainsi d'obtenir des images de très haute résolution.

**Exportatrice à plus de 90%**, Bertin Alpao relève des challenges technologiques et scientifiques pluridisciplinaires **au service de projets de recherche d'envergure internationale**. Nous avons notamment développé des miroirs déformables pour **le plus grand télescope mondial** et collaboré avec l'équipe du Prix Nobel de Physique, Reinhard GENZEL et Andrea GHEZ, en équipant un instrument clef ayant servi à la recherche sur le trou noir supermassif de **la Voie lactée**.

Nous comptons parmi **nos partenaires** des acteurs prestigieux, tant dans le domaine de la recherche, tel que **l'ESO** (European Space Observatory), **la NASA**, **le CNES**, que de l'industrie comme Airbus, Thales, Safran...

Située au sein d'Inovallée à **Montbonnot Saint-martin (38)**, au cœur de la « Silicon Valley » européenne, nous offrons à nos 50 collaborateurs et collaboratrices un cadre de travail unique au pied des massifs alpins.

### Mission

#### Conception et développement FPGA :

- Analyser les besoins techniques et rédiger les exigences FPGA.
- Développer en VHDL/Verilog/SystemVerilog.
- Concevoir et intégrer des systèmes dans Vivado Block Design.
- Intégrer et configurer des IP (AXI, DMA, interfaces rapides...).
- Optimiser le design pour respecter contraintes timing, ressources et performances.

#### Compilation et génération plateforme :

- Compiler les projets FPGA et générer les artefacts dans Vitis (bitstream, XSA).
- Préparer les plateformes pour l'équipe logiciel embarqué.

#### **Validation et intégration :**

- Définir les plans de test FPGA et réaliser simulations fonctionnelles/temporales.
- Valider les développements sur carte (oscilloscope, analyseur logique...).
- Déboguer et corriger les anomalies FPGA / interfaces / timings.
- Collaborer avec les développeurs hardware et C embarqué.

#### **Gestion de configuration :**

- Structurer et maintenir les projets FPGA sous Git.

#### **Veille et amélioration continue :**

- Suivre les évolutions FPGA, outils Vivado/Vitis et bonnes pratiques RTL.
- Participer à l'amélioration des méthodologies internes.

Ce poste est à pourvoir en **CDI** au sein de nos bureaux de **Montbonnot-Saint-Martin (38)**.

#### **Profil recherché :**

Vous êtes issu-e d'une **formation de type Bac+5 en Electronique Embarquée** ou domaine équivalent ?

Vous justifiez d'une **première expérience (au moins deux ans)** réussie en FPGA ?

Votre parcours vous a permis de développer les connaissances et compétences techniques suivantes :

- Electronique **numérique** (logique combinatoire, séquentielle, timing).
- **HDL** : VHDL / Verilog.
- **Vivado** : création et gestion de Block Design, intégration d'IP (AXI, DMA...) et gestion des contraintes XDC
- **Vitis** : compilation **FPGA** et gestion des contraintes (fichier XSA)
- Utilisation de Git
- Lecture de schémas électroniques

De plus, votre motivation pour progresser en FPGA et votre rigueur sont des atouts de votre profil ?

**Alors n'hésitez plus et postulez chez nous en envoyant votre CV accompagné d'une lettre de motivation mettant en avant votre expérience et votre intérêt pour le poste à [recrutement@bertin.group](mailto:recrutement@bertin.group).**